



# Cadence Allegro® PCB Design Solution

Allegro® PCB Designer это масштабируемое, проверенное решение по проектированию печатных плат, удовлетворяющее технологическим и методологическим требованиям для сокращения цикла проектирования и минимизации ошибок. Allegro® PCB Designer доступен в базовой версии, которая может быть расширена дополнительными опциями для решения всего спектра задач, с которыми сталкивается современный инженер разработчик систем на печатных платах.

С К А Н

## Allegro PCB Designer базовый функционал и назначение опций

| Наименование   | Описание   | Наличие опции/имя опции |
|--|--|-------------------------|
| Allegro Design Authoring   | Схемотехнический редактор Allegro Design Entry HDL   | *                       |
| Allegro Design Entry CIS   | Схемотехнический редактор OrCAD Capture / Capture CIS  | *                       |
| Constraint-Manager: Physical, spacing and samenet rules                | Менеджер ограничений. Поддержка физических правил и ограничений (ширины проводников, зазоры), контроль физических правил по слоям.             | *                       |
| Constraint Manager: Properties and DRCs                                | Менеджер ограничений. Поддержка свойств и отображения результатов DRC  | *                       |
| Constraint Manager: Differential pair rules                            | Менеджер ограничений. Правила для дифференциальных пар   | *                       |
| Constraint Manager: Region rules                                       | Менеджер ограничений. Правила для регионов (различные правила для области на печатной плате)   | *                       |
| Floorplanning, placement, placement replication                        | Планирование размещения и трассировки. Копирование размещения  | *                       |
| DFA, DFF, DFT  | Поддержка правил DFA, DFF, DFT   | *                       |
| Dynamic feedback on DFA compliance during placement                    | Динамический контроль правил DFA в процессе размещения   | *                       |
| IDF3.0, DXF in/out   | Поддержка IDF3.0, DXF импорта и экспорта   | *                       |
| EDMD schema-based ECAD-MCAD co-design                                  | Интеграция с САПР твердотельного проектирования (двунаправленный интерфейс с САПР ProE компании PTC)   | *                       |
| Native 3D viewer   | Встроенный просмотрщик 3D  | *                       |
| Hierarchical interconnect flow planning                                | Планирование трассировки. Группировка связей, рисование шин (bundles). Для трассировки внутри шин требуется Design Planning Option             | *                       |
| Length-based rules for high-speed signals                              | Правила выравнивания цепей по длине для высокоскоростных сигналов  | *                       |
| Constraint-driven flow for length-based high-speed signals             | Контроль правил выравнивания для высокоскоростных цепей  | *                       |
| Match groups, layer sets, extended nets                                | Правила выравнивания групп цепей, настройки по слоям, группировка цепей проходящих через пассивные компоненты в одну с точки зрения правил     | *                       |
| T-point rules (pin to T-point)   | Возможность настройки вида подключения проводника к выводу (Т-соединение)  | *                       |
| 6-layer automatic shape-based autorouter                               | Поддержка трассировки в автоматическом режиме на 6 слоях металлизации  | *                       |
| High-speed rules-based autorouting                                     | Автотрассировка с учетом правил высокоскоростных сигналов  | *                       |
| Layer-specific rules-based autorouting                                 | Автотрассировка с учетом правил трассировки цепи на определенных слоях, поддержка различных правил для каждого слоя.                           | *                       |
| Design planning - plan spatial feasibility analysis and feedback       | Планирование трассировки. Предварительная оценка соединений внутри шины  | Design Planning Option  |
| Design planning - generate topological plan                            | Планирование трассировки. Предварительная трассировка шины   | Design Planning Option  |
| Design planning - Convert Topological plan to traces (CLINES)          | Преобразование предварительных результатов трассировки в топологию на слоях металлизации   | Design Planning Option  |
| Constraint Manager: Electrical rule set (relection, timing, crosstalk) | Менеджер ограничений. Электрические правила для цепей (отражение, задержки, взаимное влияние)  | PCB High-Speed Option   |
| Constraint-driven flow using electrical rules                          | Менеджер ограничений. Контроль электрических правил  | PCB High-Speed Option   |
| Electrical constraint rule set (ECSets) / topology apply               | Использование шаблонов правил, применение правил к цепям и топологии   | PCB High-Speed Option   |
| Formula and relationship based (advanced) constraints                  | Использование формул и связей в правилах   | PCB High-Speed Option   |
| Backdrilling   | Поддержка технологии высверливания лишней металлизации на отверстиях, чтобы не было ответвлений, которые могут ухудшить высокочастотный сигнал | PCB High-Speed Option   |
| Die2Die pin delay, dynamic phase control, Z-axis delay                 | Ограничение на задержки внутри корпуса, динамический контроль фазы, задержки по оси Z  | PCB High-Speed Option   |
| Return path management for critical signals                            | Анализ возвратных токов для критических сигналов (сигналов, проходящих над вырезом в полигоне)   | PCB High-Speed Option   |

- ⇒ Системы проектирования
- ⇒ Измерительное оборудование
- ⇒ Вычислительные платформы
- ⇒ Электронные компоненты

119330, г. Москва, ул. Дружбы, 10Б,  
 тел.: +7 (495) 7395005,  
 факс: +7 (495) 2340036,  
 e-mail: eda@scanru.ru,  
 web: http://scanru.ru



# Cadence Allegro® PCB Design Solution

Allegro® PCB Designer это масштабируемое, проверенное решение по проектированию печатных плат, удовлетворяющее технологическим и методологическим требованиям для сокращения цикла проектирования и минимизации ошибок. Allegro® PCB Designer доступен в базовой версии, которая может быть расширена дополнительными опциями для решения всего спектра задач, с которыми сталкивается современный инженер разработчик систем на печатных платах.

С К А Н

## Allegro PCB Designer базовый функционал и назначение опций продолжение

|  |  |                        |
|--|--|------------------------|
| Constraint Manager: HDI rule set                                   | Правила для HDI  | Miniaturization Option |
| Micro-via and associated spacing, stacking, and via-in-pad rules   | Микропереходы и связанные правила для зазоров, стека и размещения перехода внутри площадки                           | Miniaturization Option |
| Constraint-driven HDI design flow                                  | Менеджер ограничений. Контроль правил HDI  | Miniaturization Option |
| Manufacturing rule support for embedding components                | Поддержка правил для встроенных компонентов  | Miniaturization Option |
| Embed components on inner layers                                   | Встроенные компоненты на внутренних слоях  | Miniaturization Option |
| HDI micro-via stack editing  | Редактирование стека микропереходов  | Miniaturization Option |
| Dynamic shape-based filleting, line fattening, and trace filleting | Динамическое добавление каплевидных площадок, утолщений трасс  | Miniaturization Option |
| Hug contour routing (Flex)   | Контроль изгибов при трассировке для гибко-жестких печатных плат   | Miniaturization Option |
| Support for cavities on inner layers                               | Поддержка впадин на внутренних слоях   | Miniaturization Option |
| Concurrent team design - layer by layer partitioning               | Многопользовательская работа с одним проектом. Разделение проекта по слоям   | PCB Team Design Option |
| Concurrent team design - functional block partitioning             | Многопользовательская работа с одним проектом. Разделение проекта по функциональным блокам                           | PCB Team Design Option |
| Concurrent team design - team design dashboard                     | Многопользовательская работа с одним проектом. Среда управления разграничением доступа                               | PCB Team Design Option |
| Concurrent team design - soft nets                                 | Многопользовательская работа с одним проектом. Разделение проекта по цепям   | PCB Team Design Option |
| Parameterized RF etch elements editing                             | Параметризованное редактирование СВЧ элементов   | PCB Analog / RF Option |
| Asymmetrical clearances  | Несимметричные зазоры  | PCB Analog / RF Option |
| Bi-directional interface with Agilent ADS                          | Двунаправленный интерфейс с САПР ADS компании Agilent  | PCB Analog / RF Option |
| Import Agilent ADS schematics into DE-HDL                          | Импорт схемы из ADS в DE-HDL   | PCB Analog / RF Option |
| Layout-driven RF design creation                                   | Инструменты размещения и трассировки СВЧ проектов  | PCB Analog / RF Option |
| Flexible Shape Editor  | Гибкий инструмент редактирование контуров  | PCB Analog / RF Option |
| 256-layer Autorouting  | Расширение ограничений по трассировке до 256 слоев   | PCB Routing Option     |
| DFM rules-based autorouting  | Автотрассировка с учетом правил DFM  | PCB Routing Option     |
| Automatic trace spreading  | Автоматическое увеличение зазоров и толщин при наличии места на плате (повышение технологичности)                    | PCB Routing Option     |
| ATP generation   | Автоматическая генерация тестовых точек  | PCB Routing Option     |
| Layer-specific rules-based autorouting                             | Автотрассировка с учетом правил трассировки цепи на определенных слоях, поддержка различных правил для каждого слоя. | PCB Routing Option     |

- ⇒ Системы проектирования
- ⇒ Измерительное оборудование
- ⇒ Вычислительные платформы
- ⇒ Электронные компоненты

119330, г. Москва, ул. Дружбы, 10Б,  
 тел.: +7 (495) 7395005,  
 факс: +7 (495) 2340036,  
 e-mail: eda@scanru.ru,  
 web: http://scanru.ru