



С К А Н

Интерфейсный блок Ethernet MAC 10/100

Ethernet — стандарт передачи данных в режиме полного или полудуплекса для построения локальных сетей или соединения «точка-точка».

MAC (англ. Media Access Control) - уровень протокола Ethernet в соответствии со стандартом IEEE 802.3.

Общее описание

Ethernet MAC 10/100 является контроллером MAC уровня стандарта Ethernet. Он имеет интерфейс MII к устройству PHY уровня с одной стороны и 16-тиразрядный generic пользовательский интерфейс с другой. Поддерживаются номинальные скорости передачи 10 и 100 Мбит/с.

Блок отправляет кадры, записанные пользователем в буфер, и принимает кадры через интерфейс MII. В режиме полудуплекса проводится обработка коллизий согласно алгоритму CSMA/CD.

Модуль имеет 3 независимых домена тактовых частот (интерфейс пользователя, частота приемника Ethernet 2,5/25 МГц, частота передатчика Ethernet 2,5/25 МГц) передача данных между которыми осуществляется с помощью схем синхронизации и защиты от метастабильности.

Поддержка

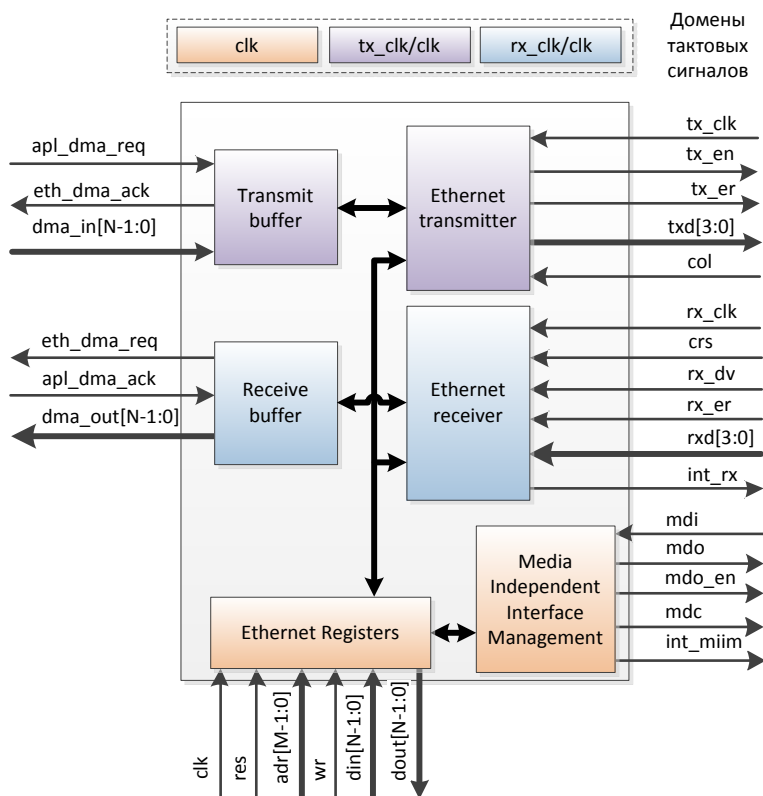
- Техническая консультация в течение 90 дней
- Настройка под нужды Заказчика
- Дополнительная техническая поддержка
- Комплексные услуги по интеграции IP блоков

Комплект поставки

- RTL модель на языке Verilog
- Функциональная модель для верификации
- Комплект документации на русском языке
- ПО для конфигурирования

Функциональные возможности

- Динамическая настройка номинальной скорости обмена через MII Ethernet — 10 и 100 Мбит/с
- Динамическая настройка режима передачи — полный дуплекс или полудуплекс Ethernet
- 16-битный Generic интерфейс пользователя
- Программируемый MAC адрес
- Программируемая максимальная длина кадра до 4 КБ
- Генерация и проверка CRC-32
- Повторная передача при возникновении коллизий
- Буферы для приемника и передатчика с конфигурируемым размером и DMA интерфейсом (16, 32, 64, 128 КБ)
- Интерфейс MIIIM для конфигурирования устройств PHY



Характеристики и параметры

Блок синтезировался на различных библиотеках ПЛИС и СБИС. Синтез схемы с буферами размером по 32 Кбайт дал следующие результаты:

	Fmax, МГц	LUT/ALUT	Регистры	ОЗУ, бит
Xilinx Virtex5 (XC5VLX110-3FF676)	138*	16498	1604	-
Altera StratixII (EP2S60F672C5ES)	60*	1655	1666	524288
Generic ASIC 90 nm	120	15355**	1605	524288

* - частота рассчитывалась для максимальной температуры, минимального значения напряжения для данной библиотеки;

** - площадь выражена числом эквивалентных вентилях NAND2 с минимальной для данной технологии площадью без учета блоков памяти.